

ПРЕДИСЛОВИЕ

Благодарим за приобретение процессора Blackfin[®] компании Analog Devices и применение его в разрабатываемых Вами системах.

Назначение руководства

В *Справочном руководстве по архитектуре процессора Blackfin ADSP-BF533 (ADSP-BF533 Blackfin Processor Hardware Reference)* даётся информация об архитектуре процессоров серии Blackfin с расширенными возможностями. Описание архитектуры охватывает функциональные блоки, шины и порты, а также все свойства и процессы, поддерживаемые ими. Информацию о программировании процессоров см. в *Справочном руководстве по набору команд процессора Blackfin ADSP-BF53x*. Информацию о временных, электрических характеристиках и параметрах корпусов см. в *ADSP-BF531/ADSP-BF532/ADSP-BF533 Embedded Processor Data Sheet*.

Целевая аудитория

Руководство предназначено для разработчиков систем и программистов, знакомых с концепциями цифровой обработки сигналов (ЦОС). Предполагается, что пользователи имеют практические знания о микропроцессорной технике и особенностях математики, характерной для цифровых сигнальных процессоров.

Структура руководства

В следующих главах данного руководства представлена подробная информация о процессоре Blackfin:

- Глава 1, *Введение*
Даётся укрупнённый обзор процессора. Описание архитектуры охватывает функциональные блоки, шины и порты, а также все свойства и процессы, поддерживаемые ими.
- Глава 2, *Вычислительные устройства*
Описываются арифметико-логические устройства (АЛУ), устройства умножения/накопления (МАС), устройство сдвига и набор видео АЛУ. В данной главе также обсуждаются типы и форматы данных, и регистровые файлы.

- Глава 3, *Рабочие режимы и состояния*
Описываются три рабочих режима процессора: режим Эмуляции, режим Супервизора и Пользовательский режим. Также описывается состояние Ожидания и состояние Сброса.
- Глава 4, *Программный автомат*
Описываются принципы работы программного автомата, управляющего процессом выполнения программы, формируя адрес команды, выполняемой процессором на следующем такте. В данной главе также обсуждаются циклы, подпрограммы, переходы, прерывания и исключения.
- Глава 5, *Генераторы адреса данных*
Описываются генераторы адреса данных (DAGs, Data Address Generators), режимы адресации, способы модификации регистров указателей и регистров генераторов адреса данных, выравнивание адресов команд и команды генератора адреса данных.
- Глава 6, *Память*
Описывается память L1. В частности, приводится подробное описание архитектуры памяти, модели памяти, модели транзакций памяти и регистров, отображённых в карте памяти (MMRs, Memory mapped registers). Обсуждается память данных, память команд и контекстная память, являющиеся частью ядра процессора Blackfin.
- Глава 7, *Иерархия внутренних шин*
Приводится описание внутренних (расположенных на кристалле) шин, включая описание организации передач данных в системе. В данной главе также обсуждаются карта памяти системы, основные компоненты системы и связи между ними.
- Глава 8, *Динамическое управление питанием*
Описывается сброс системы и конфигурация при включении питания, тактирование и управление системой, и управление потребляемой мощностью.
- Глава 9, *Прямой доступ к памяти*
Описываются контроллеры DMA периферии и DMA типа “память-память”. В разделе, описывающем DMA периферии, обсуждаются прямые, блочные передачи данных между периферийными устройствами, поддерживающими DMA, и пространствами внутренней или внешней памяти.
В разделе, описывающем DMA типа “память-память”, описываются возможности передач типа “память-память” между пространствами памяти процессора и памятью L1, внешней синхронной и асинхронной памятью.
- Глава 10, *Контроллеры SPI-совместимых портов*
Описывается порт последовательного периферийного интерфейса (SPI, Serial Peripheral Interface), обеспечивающий интерфейс ввода/вывода с различными SPI-совместимыми периферийными устройствами.
- Глава 11, *Параллельный периферийный интерфейс*
Описывается параллельный периферийный интерфейс (PPI, Parallel Peripheral Interface) процессора. PPI представляет собой полудуплексный двунаправленный порт с поддержкой разрядности данных до 16 разрядов, применяемый в приложениях, в которых используются цифровые преобразователи видео и данных.

Предисловие

- Глава 12, *Контроллеры последовательных портов*
Описываются два независимых синхронных контроллера последовательных портов (SPORT0 и SPORT1), обеспечивающих интерфейс ввода/вывода с различными последовательными периферийными устройствами.
- Глава 13, *Контроллер порта UART*
Описывается порт универсального асинхронного приёмника/передатчика (UART, Universal Asynchronous Receiver/Transmitter), осуществляющий преобразования между последовательным и параллельным форматами данных и включающий аппаратную поддержку управления модемом и обработки прерываний. В качестве отдельного режима UART поддерживает полудуплексный протокол последовательной передачи данных по инфракрасному каналу (SIR) IrDA[®].
- Глава 14, *Программируемые флаги*
Описываются программируемые флаги (порт ввода/вывода общего назначения) процессора, включая процессы конфигурирования выводов на вход или выход и генерации прерываний.
- Глава 15, *Таймеры*
Описываются три таймера общего назначения с возможностью работы в любом из трёх режимов; таймер ядра, генерирующий периодические прерывания, используемые для реализации различных функций синхронизации; и сторожевой таймер, реализующий стандартные функции программного сторожевого таймера, такие как генерация событий ядра процессора Blackfin.
- Глава 16. *Часы реального времени*
Описывается набор свойств цифровых часов, реализуемых процессором, включая индикацию времени дня, функции будильника и секундомера.
- Глава 17, *Устройство интерфейса внешней шины*
Описывается устройство интерфейса внешней шины процессора. В данной главе также обсуждается интерфейс асинхронной памяти, контроллер SDRAM (SDC), регистры, команды и конфигурация SDC.
- Глава 18, *Проектирование системы*
Описываются принципы использования процессора в качестве составной части общей системы. Данная глава содержит информацию об организации интерфейса процессора с микросхемами внешней памяти, временных параметрах и циклах задержки шины, семафорах, а также указания по использованию незадействованных выводов.
- Глава 19. *Отладка процессора Blackfin*
Описываются возможности отладки процессора Blackfin, которые могут использоваться при программной отладке и дополняют некоторые службы, характерные для операционных систем.
- Приложение А, *Распределение регистров ядра процессора Blackfin, отображённых в карте памяти*
Приводится список регистров ядра, отображённых в карте памяти, их адреса и ссылки на описание в тексте руководства.
- Приложение В, *Распределение регистров системы, отображённых в карте памяти*
Приводится список регистров системы, отображённых в карте памяти, их адреса и ссылки на описание в тексте руководства

- Приложение С, *Возможности отладки*
Описываются возможности отладки процессора; обсуждается стандарт JTAG, архитектура периферийного сканирования, команды и регистры периферийного сканирования, а также открытые команды.
- Приложение D, *Форматы представления чисел*
Описываются различные аспекты формата 16-разрядных данных. В данной главе также представлен способ программной реализации формата с блочной плавающей точкой.

Справочное руководство по архитектуре процессора дополняется Справочным руководством по набору команд процессора Blackfin ADSP-BF53x.

Дополнительная литература

В любом отделе продаж компании Analog Devices можно заказать следующие публикации, описывающие процессоры Blackfin:

- *ADSP-BF531/ADSP-BF532/ADSP-BF533 Embedded Processor Data Sheet*
- *ADSP-BF53x Blackfin Processor Instruction Set Reference*

Новое в данном руководстве

Это первое издание справочного руководства по архитектуре процессора Blackfin ADSP-BF533. В следующих изданиях в данный раздел будет помещён список дополнений и исправлений.

Техническая поддержка и поддержка потребителей

Вы можете получить поддержку, касающуюся процессоров Blackfin, следующими способами:

- по электронной почте – dsptools.support@analog.com (вопросы по средствам разработки) и dsp.support@analog.com (вопросы по процессору)
- по телефону **1800-ANALOGD**
- посетив наш сайт в глобальной сети по адресу www.analog.com/dsp
- по телексу **924491, TWX:710/394-6577**
- по кабельной связи **ANALOG NORWOODMASS**
- связавшись с локальным офисом продаж или авторизованным дистрибьютором ADI

Предисловие

Семейство процессоров

Название “процессор Blackfin” относится к семейству 16-разрядных процессоров с фиксированной точкой производства компании Analog Devices. Полный список продуктов вы можете найти на нашем сайте по адресу <http://www.analog.com/dsp>.

Информация о продуктах

Вы можете почерпнуть информацию о продуктах на сайте компании Analog Devices, на информационном CD-ROM или из печатных документов и руководств.

Интернет-страница компании Analog Devices – <http://www.analog.com>. На нашем сайте представлена информация о широком диапазоне продуктов: аналоговых интегрированных схемах, усилителях, преобразователях и цифровых сигнальных процессорах.

Информация о цифровых сигнальных процессорах

Информацию о цифровых сигнальных процессорах вы можете найти, посетив наш сайт – <http://www.analog.com/dsp>. На нём представлена техническая информация и документация, обзоры и анонсы продуктов.

Вы также можете получить дополнительную информацию о компании Analog Devices и её продуктах:

- послав вопрос или запрос на получение информации по факсу:
1(781)461-3010 (Северная Америка) или
089/76 903-557 (Центральное европейское отделение)
- на FTP-сайте:
ftp ftp.analog.com или **ftp 137.71.23.21** или **ftp://ftp.analog.com**

Сопутствующие документы

Информацию о программном обеспечении разработки проектов и процессорах производства компании Analog Devices можно найти в следующих изданиях:

- *VisualDSP++ User's Guide for 16-Bit Processors*
- *VisualDSP++ C/C++ Compiler and Library Manual for Blackfin Processors*
- *VisualDSP++ Assembler and Preprocessor Manual for Blackfin Processors*
- *VisualDSP++ Linker and Utilities Manual for 16-Bit Processors*
- *VisualDSP++ Kernel (VDK) User's Guide for 16-Bit Processor VisualDSP++ Component Software Engineering User's Guide for 16-Bit Processors*
- *ADSP-BF531/ADSP-BF532/ADSP-BF533 Embedded Processor Data Sheet*
- *ADSP-BF535 Embedded Processor Data Sheet*
- *ADSP-BF53x Blackfin Processor Instruction Set Reference*

Интерактивные технические публикации и публикации в сети

Вы можете получить доступ к документации по ЦСП (или процессору Blackfin) следующими способами:

- **Интерактивный доступ с использованием CD-ROM с установочной версией VisualDSP++**

Ваш CD-ROM с дистрибутивом программного обеспечения VisualDSP++™ содержит все перечисленные публикации, относящиеся к средствам программного обеспечения VisualDSP++.

После установки на ваш ПК программного обеспечения VisualDSP++, выберите в меню **Help** среды VisualDSP++ команду **Help Topics**, щёлкните иконку **Reference** с изображением книги и выберите пункт **Online Manuals**. Из данного раздела меню **Help** вы можете открыть любое руководство, представленное в формате HTML или в формате Adobe Acrobat PDF.

Если вы не используете VisualDSP++ эти PDF файлы можно открыть вручную, используя программу Adobe Acrobat.

- **Доступ в глобальной сети**

Для доступа к публикациям о ЦСП, включая спецификации, справочные руководства по архитектуре и набору команд, и документацию по программному обеспечению VisualDSP++, воспользуйтесь сайтом технических публикаций компании Analog Devices – http://www.analog.com/industry/dsp/tech_doc/gen_purpose.html. Вы можете просматривать, загружать или печатать документы, представленные в PDF формате. Некоторые публикации также доступны в формате HTML.

Печатные версии руководств

Для того чтобы задать общие вопросы, касающиеся заказа литературы, позвоните в Центр Литературы по телефону **1-800-ANALOGD (1-800-262-5643)** и следуйте указаниям.

Руководства по средствам разработки и среде VisualDSP++

Руководства по средствам разработки и среде VisualDSP++ можно приобрести в локальном офисе продаж или у авторизованного дистрибьютора компании Analog Devices. Эти руководства можно приобрести только единым комплектом.

Руководства по архитектуре

Справочные руководства по архитектуре и набору команд можно заказать в Центре Литературы по телефону **1-800-ANALOGD (1-800-262-5643)** или загрузить с сайта компании Analog Devices. Эти руководства можно заказать, указав название продукта или номер, указанный на задней стороне обложки руководства.

Предисловие

Спецификации

Все спецификации (предварительные и окончательные) могут быть загружены с сайта компании Analog Devices. Как правило, через Центр Литературы по телефону **1-800-ANALOGD (1-800-262-5643)** можно заказать только окончательные спецификации. Вы можете заказать спецификации, используя номер продукта.

Если вы хотите получить спецификацию по факсу, используйте систему рассылки по факсу компании Analog Devices **1-800-446-6212**. Следуя указаниям, вы можете получить либо отдельную спецификацию, либо список кодовых номеров спецификаций. Если в полученном списке отсутствует указанная вами спецификация, проверьте её наличие на сайте.

Рекомендации по улучшению документации

Пожалуйста, пошлите нам ваши комментарии и рекомендации по улучшению наших руководств. Вы можете связаться с нами по e-mail:

- dsptools.support@analog.com (для рекомендаций, касающихся руководств по средствам разработки/программному обеспечению)
- dsp.support@analog.com (для рекомендаций, касающихся спецификаций и справочных руководств по архитектуре и набору команд)

Используемые обозначения

В таблице П-1 описываются используемые в тексте руководства обозначения.



Следует отметить, что в руководстве могут встречаться дополнительные обозначения, используемые только в определённых главах.

Таблица П-1. Используемые обозначения

Пример	Описание
Регистр программного сброса SWRST	Названия регистров приводятся в верхнем регистре (заглавными буквами) специальным шрифтом. Полные названия регистров записываются в верхнем и нижнем регистрах (заглавными и строчными буквами) стандартным шрифтом.
MOSI, RESET	Названия выводов приводятся в верхнем регистре специальным шрифтом. Выводы, сигнал которых имеет активный низкий уровень, отмечаются ЧЕРТОЙ СВЕРХУ.
TFSx, I[3:0] AMS[3 : 0]	Имена регистров, битов и выводов в тексте могут относиться к группам регистров и выводов: Прописной символ x, присутствующий в имени регистра (TFSx), указывает на набор регистров. Двоеточие, разделяющее символы внутри квадратных скобок, указывает диапазон регистров или выводов. Например, запись I[3:0] обозначает регистры I3, I2, I1 и I0.; AMS[3 : 0] обозначает AMS3, AMS2, AMS1 и AMS0.
0xABCD, b#1111	Префикс 0x указывает на шестнадцатеричную запись числа; префикс b# указывает на двоичную запись числа.
	Этот символ обозначает замечание, в котором указывается дополнительная информация, касающаяся данного раздела. В интерактивной версии книги вместо данного символа используется слово Замечание .

	Этот символ обозначает предупреждение, в котором приводятся рекомендации по избежанию несоответствующего использования, способного привести к нежелательным результатам или повреждению продукта. В интерактивной версии книги вместо данного символа используется слово Предупреждение .
--	--

Обозначения, используемые в диаграммах регистров

В диаграммах регистров используются следующие обозначения:

- Полное название регистра приводится в верхней части диаграммы, за ним следует сокращённая форма записи, указываемая в скобках (см. таблицу П-2).
- Если регистр имеет тип “запись-1-для-установки” (W1S, write-1-to-set), “запись-1-для-сброса” (W1C, write-1-to-clear) или доступен только для чтения (RO), соответствующая информация приводится под записью имени регистра. По умолчанию предполагается, что регистр доступен и для чтения и для записи; для таких регистров тип не указывается. Указание типа может сопровождаться дополнительным текстом.
- Если какой-либо бит в регистре не соответствует общему типу чтения/записи, это указывается в описании, сопровождающем имя бита.
- Если бит имеет сокращённое название (форму записи), то в описании бита оно приводится перед полным названием, заключённым в скобки.
- Значения после сброса приводятся в двоичной записи для отдельных битов, и в шестнадцатеричной записи справа от изображения регистра.
- Биты, имеющие после сброса неизвестное состояние, отмечены символом *x*. Значение регистра, содержащего такие биты, после сброса не определено или зависит от значений определённых выводов при сбросе.
- Затенённые биты зарезервированы.

Если не указано иного, для гарантии совместимости с последующими разработками при записи в регистр в зарезервированные биты необходимо записывать значения, полученные при чтении.

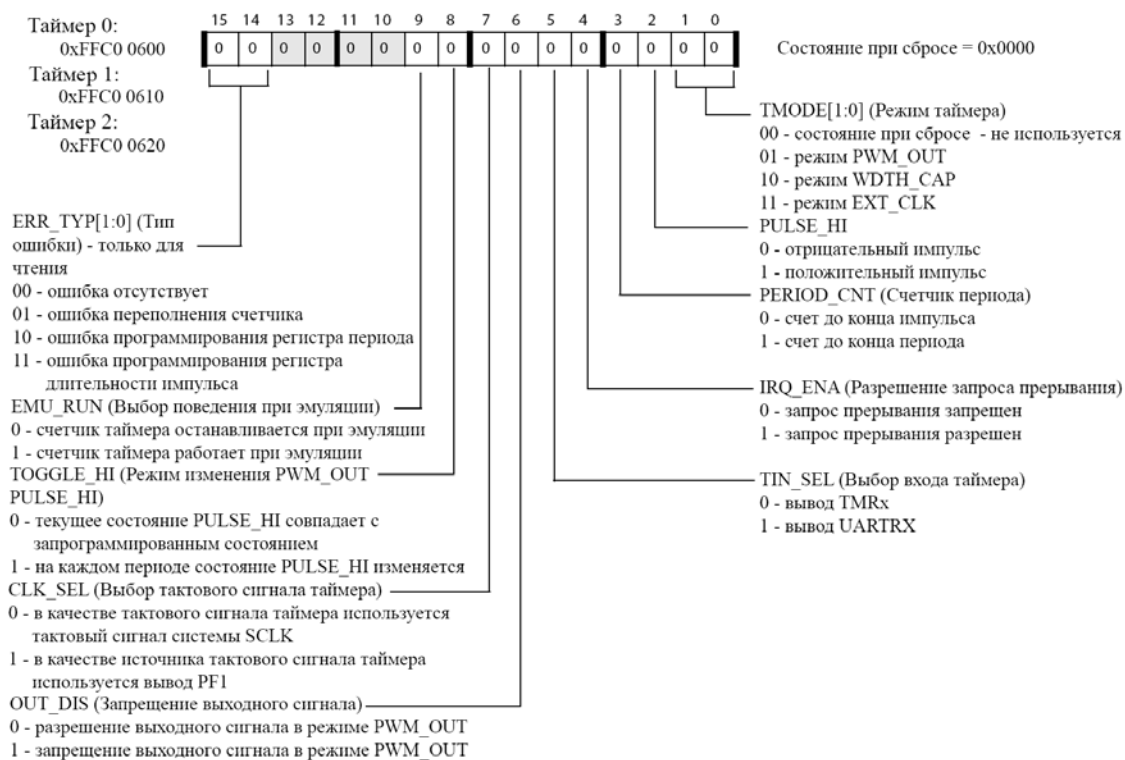
Таблица П-2. Краткая форма записи названий регистров.

Шаблон записи	Описание	Примеры
TIMER x _CONFIG	Символ x указывает на несколько периферийных устройств.	TIMER0_CONFIG TIMER1_CONFIG TIMER2_CONFIG
SIC_IAR n	Символ n указывает на несколько регистров, относящихся к одному периферийному устройству или одному компоненту ядра.	SIC_IAR2 ICPLB_DATA15
SPORT x _TCR n	Комбинация символов x и n указывает на несколько периферийных устройств и несколько регистров, относящихся к одному из этих периферийных устройств.	SPORT0_TCR0 SPORT1_TCR1
MDMA_ yy _CONFIG	Символы yy обозначают поток 0 либо поток 1 приёмника или источника DMA типа “память-память”.	MDMA_D0_CONFIG MDMA_S0_CONFIG MDMA_D1_CONFIG MDMA_S1_CONFIG

Предисловие

На рис. П-1 продемонстрированы правила, используемые при изображении регистров.

Регистры конфигурации таймеров (TIMERx_CONFIG)



Регистр счетчика таймера ядра (TCOUNT)

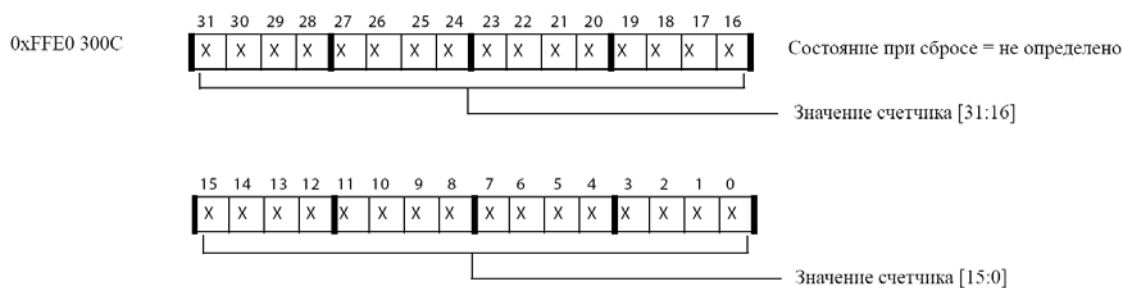


Рис. П-1. Пример изображения регистров